

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-033376

(43)Date of publication of application : 31.01.2002

(51)Int.Cl. H01L 21/68
C23C 16/458
H01L 21/205
H01L 21/3065
H02N 13/00
// B23Q 3/15

(21)Application number : 2000-216552 (71)Applicant : TOKYO ELECTRON LTD

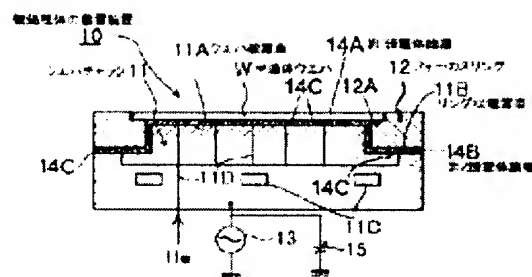
(22)Date of filing : 17.07.2000 (72)Inventor : KOSHIISHI AKIRA
HIMORI SHINJI

(54) PLACING DEVICE OF BODY TO BE TREATED

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that conventionally a narrow vacuum gap exists between a focus ring 3 and a wafer chuck 1, the heat transfer is unsatisfactory between the focus ring 3 and wafer chuck 1, the focus ring 3 cannot be cooled, since in a semiconductor wafer W, the temperature of the focus ring 3 becomes very much higher than that of the semiconductor wafer W, and etching characteristics at the outer-periphery part of the semiconductor wafer W are changed, since the focus ring 3 is simply placed on the wafer chuck 1.

SOLUTION: This placing device of the semiconductor wafer W has the wafer chuck 11 that incorporates a cooling mechanism for placing the semiconductor wafer W, and a focus ring 12, that is arranged at the outer-periphery part on the placement surface of the wafer chuck 11. In this case, on the upper surface of the wafer chuck 11, first and second dielectric film layers 14A and 14B are provided, where the dielectric film layers 14A and 14B suck the semiconductor wafer W and focus ring.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A mounting base which contained a cooler style which lays a processed object.

A focus ring arranged in an outer periphery part of a mounting surface of this mounting base.

An electrostatic adsorption means which is a mounting device of a processed object provided with the above, and adsorbs the above-mentioned processed object and the above-mentioned focus ring was provided in the above-mentioned mounting surface in one.

[Claim 2]A mounting base which contained a cooler style which lays a processed object.

A focus ring arranged in an outer periphery part of a mounting surface of this mounting base.

The 1st [which is a mounting device of a processed object provided with the above, and adsorbs the above-mentioned processed object and the above-mentioned focus ring by electrostatic force different, respectively], and 2nd electrostatic adsorption means was provided in the above-mentioned mounting surface.

[Claim 3]A mounting device of the processed object according to claim 1 or 2 characterized by comprising the following.

A dielectric film layer with which the above-mentioned electrostatic adsorption means covers the above-mentioned mounting surface.

A power supply which gives electrostatic force to this dielectric film layer.

[Claim 4]A mounting device of the processed object according to claim 3 forming the above-mentioned dielectric film layer by ceramics.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the mounting device of the processed object used for a plasma treatment apparatus, for example in more detail about the mounting device of a processed object.

[0002]

[Description of the Prior Art] As a plasma treatment apparatus, a CVD system, an etching device, or an ashing device is widely used as a semiconductor manufacturing device. In the plasma treating chamber, the device which lays processed objects, such as a semiconductor wafer, is installed. This mounting device is provided with the mounting base (wafer chuck) 1 which lays semiconductor wafer W, the electrostatic chuck 2 arranged at this wafer chuck 1 upper surface, and the focus ring 3 which surrounded this electrostatic chuck 2 and has been arranged in the outer periphery part of the wafer chuck 1 as shown, for example in drawing 2. The gas passageway 1A distributes on the upper surface of the wafer chuck 1, and an opening is carried out to it, and the hole 2A corresponding to these openings is formed in the electrostatic chuck 2. A gas supply source (not shown) is connected to the gas passageway 1A, and a heat transfer medium (for example, gaseous helium) is supplied from this gas supply source. RF generator 4 is connected to the wafer chuck 1, and high-frequency power is impressed from this RF generator 4 to the wafer chuck 1. The electrostatic chuck 2 is formed as a sheet-shaped dielectric which consists of polyimide resin etc. which build in electrode plate 2B. DC power supply 5 are connected to electrode plate 2B, direct current voltage is impressed from these DC power supply 5, and electrostatic adsorption of the semiconductor wafer W on the electrostatic chuck 2 is carried out.

[0003] In performing plasma treatment to semiconductor wafer W, After laying semiconductor wafer W in the electrostatic chuck 2 on the wafer chuck 1 in a processing chamber, Where a processing chamber is held to a predetermined degree of vacuum, after laying semiconductor wafer W and fixing on the electrostatic chuck 2, high-frequency power is impressed to the wafer chuck 1 from RF generator 4, and plasma is generated between counterelectrodes (not shown) in a processing chamber. It converges on semiconductor wafer W via the focus ring 3 on the wafer chuck 1, and plasma performs predetermined plasma treatment (for example, etching process) to semiconductor wafer W. Although the temperature of semiconductor wafer W becomes high by etching, semiconductor wafer W is cooled via the wafer chuck 1 using a cooler style. Under the present circumstances, gaseous helium is turned to the rear face of semiconductor wafer W, it blows off from the upper surface of the electrostatic chuck 2, the heat transfer efficiency between the electrostatic chuck 2 and the semiconductor wafer W is raised, and semiconductor wafer W is cooled efficiently.

[0004]

[Problem(s) to be Solved by the Invention] However, in the case of the mounting

device of the conventional processed object. Since the focus ring 3 is the structure only laid on the wafer chuck 1, A vacuum slit is between the focus ring 3 and the wafer chuck 1, and heat transfer between both is bad, The focus ring 3 cannot be cooled like semiconductor wafer W, The focus ring 3 became quite higher than the temperature of semiconductor wafer W, the etching properties of the outer periphery part of semiconductor wafer W changed, and the problem of etching of this portion being insufficient, and hole omission nature getting worse, or the selection ratio of etching falling has arisen. Mr. Fukashi predetermined with hole omission nature -- etching -- certain -- ***** -- the characteristic which can do things is said. If hole omission nature is bad, a ditch lump is lacking and it cannot etch to a prescribed depth.

[0005]In particular, these days, large-caliber-izing of semiconductor wafer W and super-minuteness making progress by leaps and bounds, and since efforts to lose the futility of semiconductor wafer W of one sheet moreover, and take many at least one device are made, a device is taken increasingly till just before

[periphery] semiconductor wafer W. Therefore, the rise in heat of the focus ring 3 has come to influence the yield of a device greatly.

[0006]In JP,H7-310187,A or JP,H10-303288,A, although a means to adjust the temperature of the member equivalent to a focus ring was proposed, each temperature control means proposed in these gazettes had a complicated structure, and caused a cost hike.

[0007]Were made in order that this invention might solve an aforementioned problem, and the change with time of the plasma treatment characteristic near the focus ring is lost, The whole processed object surface can be processed uniformly and it aims at providing the mounting device of the processed object which can moreover realize cost reduction with an easy structure.

[0008]

[Means for Solving the Problem]A mounting device of the processed object of this invention according to claim 1, In a mounting device of a processed object provided with a mounting base which contained a cooler style which lays a processed object, and a focus ring arranged in an outer periphery part of a mounting surface of this mounting base, An electrostatic adsorption means which adsorbs the above-mentioned processed object and the above-mentioned focus ring was provided in the above-mentioned mounting surface in one.

[0009]A mounting device of the processed object of this invention according to claim 2, In a mounting device of a processed object provided with a mounting base which contained a cooler style which lays a processed object, and a focus ring arranged in an outer periphery part of a mounting surface of this mounting base, The 1st [which adsorbs the above-mentioned processed object and the above-mentioned focus ring by electrostatic force different, respectively], and 2nd electrostatic adsorption means was provided in the above-mentioned mounting surface.

[0010]A mounting device of the processed object of this invention according to claim 3 is [this invention] characterized by that the invention according to claim 1 or 2 comprises the following again.

A dielectric film layer with which the above-mentioned electrostatic adsorption

means covers the above-mentioned mounting surface.

A power supply which gives electrostatic force to this dielectric film layer.

[0011]A mounting device of the processed object of this invention according to claim 3 formed the above-mentioned dielectric film layer by ceramics in the invention according to claim 3.

[0012]

[Embodiment of the Invention]Hereafter, this invention is explained based on the embodiment shown in drawing 1. As shown, for example in drawing 1, the mounting device 10 of the processed object of this embodiment, It has the mounting base (wafer chuck) 11 which lays the processed object (for example, semiconductor wafer) W, and the focus ring 12 arranged in the outer periphery part of this wafer chuck 11, and 13.56-MHz RF generator 13 is connected to the wafer chuck 11. The wafer chuck 11 is formed for example, of aluminum alumite, and the focus ring 12 is formed of ceramics, such as silicon, silicon nitride, and silicon carbide.

[0013]The upper surface of the above-mentioned wafer chuck 11 is formed as the wafer mounting surface 11A, and the ring shape mounting surface 11B in which the focus ring 12 is laid is formed in the periphery of this wafer mounting surface 11A with the level difference. These wafer mounting surfaces 11A and the ring shape mounting surface 11B are covered with the 1st and 2nd dielectric film layer 14A and 14B that consists of dielectrics, such as heat resistant resin, such as inorganic materials, such as ceramics which have a rate of specific resistance different, respectively, and polyimide resin. The 1st and 2nd dielectric film layer 14A and 14B is formed by a thickness of 600 micrometers of the thermal-spraying art of ceramics, respectively. The 1st and 2nd dielectric film layer 14A and 14B functions as an electrostatic chuck which carries out electrostatic adsorption of semiconductor wafer W and the focus ring 12 like the after-mentioned. Since dielectric strength will fall if thickness is thin, and adsorption power will decline if thickness is thick, the 1st and 2nd dielectric film layer 14A and 14B chooses proper thickness according to the adsorption purpose.

[0014]If it ϵ and the direct current voltage V is impressed from the one side, using the thickness d and the dielectric film layer of the dielectric constant epsilon as an electrostatic chuck, the electric charge of the positive/negative of $Q = \epsilon V/d$ will be accumulated in the both sides of a dielectric film layer per unit area. The electric charge at this time serves as Coulomb force, and semiconductor wafer W or the focus ring 12 adsorbs via a dielectric film layer. However, since micro current flows into a dielectric film layer and an electric charge is accumulated in the surface of a dielectric film layer when formed with the material whose rate of specific resistance of a dielectric film layer is smaller than $1 \times 10^{12} \text{ } \Omega\text{-cm}$, d becomes very small seemingly and strong adsorption power is acquired. This is known as an electrostatic chuck using Johnson Rarbeck force. A direction in case natural diffusion of the stored charge after stopping impression of direct current voltage is based on Johnson Rarbeck force compared with the case of Coulomb force requires a long time.

[0015]Then, the 1st dielectric film layer 14A is formed with material (for example,

mixture which added the conductive impurity to alumina) for example, with a larger rate of specific resistance than 1×10^{12} $\Omega\text{-cm}$, and he is trying to adsorb semiconductor wafer W by Coulomb force at this embodiment. It is because natural diffusion of an electric charge is quick and priority is rather given over strong adsorption power to making quick attachment and detachment of semiconductor wafer W, when adsorbing semiconductor wafer W. The 2nd dielectric film layer 14B is formed with the material (for example, mixture which added the conductive impurity to alumina) for example, whose rate of specific resistance is smaller than 1×10^{12} $\Omega\text{-cm}$, and he is trying to adsorb semiconductor wafer W by Johnson Rarbeck force on the other hand. When adsorbing the focus ring 12, the focus ring 12 is because there is thickness of about 6 mm, so priority is rather given to strong adsorption power over quick natural diffusion of an electric charge. Although the 1st and 2nd dielectric film layer 14A and 14B is formed [both] with the mixture which added the conductive impurity, for example to alumina, each rate of specific resistance can be suitably adjusted with the addition of the conductive impurity to add.

[0016]The above-mentioned focus ring 12 is laid on the ring shape mounting surface 11B. A step is formed inside this focus ring 12, and this step is formed as the back face 12A which supports the outer periphery part of semiconductor wafer W. Therefore, if the focus ring 12 is laid on the ring shape mounting surface 11B, The surface of the 1st dielectric film layer 14A in the back face 12A and the wafer mounting surface 11A of the focus ring 12 becomes almost flat-tapped, and supports the outer periphery part of semiconductor wafer W laid on the wafer mounting surface 11A in the back face 12A of the focus ring 12.

[0017]If it **, DC power supply 15 are connected to the above-mentioned wafer chuck 11 and the direct current voltage of 2 kV is impressed to the wafer chuck 11 from these DC power supply 15, static electricity will be charged on the surface of the 1st and 2nd dielectric film layer 14A and 14B, and it will function on it as an electrostatic chuck. In the 1st dielectric film layer 14A, semiconductor wafer W is adsorbed by Coulomb force, and the focus ring 12 is adsorbed according to Johnson Rarbeck force in the 2nd dielectric film layer 14B. DC power supply 15 can change direct current voltage now suitably.

[0018]moreover -- the refrigerant passage 11C is formed in the above-mentioned wafer chuck 11 -- the inside of this refrigerant passage 11C -- a cooling medium (for example, ethylene glycol) -- a passage -- the wafer chuck 11 -- passing -- semiconductor wafer W -- cooling . In the wafer chuck 11, the gas passageway 11D along which back side gas passes is formed independently [the refrigerant passage 11C], The opening of this gas passageway 11D is carried out in the wafer mounting surface 11A and the ring shape mounting surface 11B, The hole 14C corresponding to the gas passageway 11D is formed in the 1st and 2nd dielectric film layer 14A and 14B, Turn back side gas to the rear face of semiconductor wafer W from the wafer mounting surface 11A, and it blows off considering gaseous helium as a heat transfer medium, and gaseous helium is blown off from the ring shape mounting surface 11B towards the rear face of the focus ring 12, and heat transfer between each is made smooth.

[0019]Next, operation is explained. If predetermined direct current voltage is impressed to the wafer chuck 11 from DC power supply 15, static electricity will be charged in the 1st of the wafer mounting surface 11A and the ring shape mounting surface 11B, and the 2nd dielectric film layer 14A and 14B. Thereby, electrostatic adsorption of the focus ring 12 is strongly carried out on the ring shape mounting surface 11B by the Johnson Rarbeck force of the 2nd dielectric film layer 14B of this portion. If semiconductor wafer W is received in the mounting device 10 in a processing chamber in this state, electrostatic adsorption of the semiconductor wafer W will be carried out on the wafer mounting surface 11A by the Coulomb force of the 1st dielectric film layer 14A of the wafer mounting surface 11A. After receiving semiconductor wafer W in the wafer chuck 11, a processing chamber is intercepted and sealed from others. Subsequently, the inside of a processing chamber is maintained at a predetermined degree of vacuum, and if high-frequency power is impressed to the wafer chuck 11 from RF generator 13 and the gas for etching is introduced, the plasma of the gas for etching will be generated in a processing chamber. It converges on semiconductor wafer W on the wafer chuck 11 with the focus ring 12 of the wafer chuck 11, and plasma performs an etching process to predetermined on the surface of semiconductor wafer W.

[0020]Under the present circumstances, although, as for semiconductor wafer W, temperature rises by the attack of plasma, since the wafer chuck 11 is cooled by the ethylene glycol which flows through the refrigerant passage 11C which constitutes a cooler style, semiconductor wafer W on the wafer chuck 11 is cooled. And heat transfer between the wafer mounting surface 11A and the semiconductor wafer W is smoothly performed by work of back side gas, and it is cooled efficiently, and semiconductor wafer W is maintained by fixed temperature, without going up more than controlling temperature.

[0021]On the other hand, the focus ring 12 of the outer periphery part of the wafer chuck 11 as well as a wafer receives the attack of plasma, and temperature rises. Under the present circumstances, since electrostatic adsorption is carried out strongly on the ring shape mounting surface 11B via the 2nd dielectric film layer 14B, the focus ring 12 is stuck and gaseous helium moreover intervenes between the focus ring 12 and the 2nd dielectric film layer 14B. It is very small, though heat transfer between the focus ring 12 and the ring shape mounting surface 11B is urged, it is cooled like semiconductor wafer W, the focus ring 12 is also maintained by the temperature of the level same in semiconductor wafer W and abbreviation, and a temperature gradient hardly arises among both or there is a temperature gradient.

[0022]Therefore, the outer periphery part of semiconductor wafer W does not receive the influence by the temperature of the focus ring 12, a fixed etching process can be performed all over semiconductor wafer W, hole omission nature does not get worse like before, or the selection ratio of etching does not get worse.

[0023]As explained above, according to this embodiment. Where direct current voltage is impressed to the wafer chuck 11, in the 1st dielectric film layer 14A of the wafer mounting surface 11A of the wafer chuck 11, carry out electrostatic

adsorption of the semiconductor wafer W according to Coulomb force, and. Since electrostatic adsorption of the focus ring 12 can be strongly carried out by Johnson Rarbeck force in the 2nd dielectric film layer 14B of the ring shape mounting surface 11B, Semiconductor wafer W and the focus ring 12 Each mounting surface 11A, It can stick to 11B certainly and the focus ring 12 can be efficiently cooled like semiconductor wafer W, A temperature gradient cannot almost be produced between the focus ring 12 and the semiconductor wafer W, aggravation of the etching properties in a semiconductor wafer W outer periphery part can be prevented, the outer periphery part of semiconductor wafer W can be uniformly etched like the inside, and the yield can be raised. Since the electrostatic adsorption means is constituted by the upper surface of the wafer chuck 11 by the 1st and 2nd dielectric film layer 14A and 14B and DC power supply 15 which impress direct current voltage at the wafer chuck 11, it can simplify electrostatic chuck structure and can realize cost reduction by extension. Since gaseous helium which is thermally conductive gas is supplied between semiconductor wafer W and the focus ring 12 and each mounting surface 11A, and 11B, the focus ring 12 can be conjointly cooled efficiently like semiconductor wafer W with an electrostatic adsorption means.

[0024]This invention is not restricted to the above-mentioned embodiment at all. For example, although the above-mentioned embodiment explained what was formed by ceramics with a rate of specific resistance which is different in the 1st and 2nd dielectric film layer 14A and 14B, A dielectric film layer is not restricted to ceramics and may be formed with heat resistant resin, such as polyimide resin and tetrafluoroethylene resin. The 1st and 2nd dielectric film layer 14A and 14B may have the same rate of specific resistance. A processed object may not be restricted to a semiconductor wafer and may be a substrate for LCD, etc.

[0025]

[Effect of the Invention]According to the invention of this invention according to claim 1 to 4, the change with time of the plasma treatment characteristic near the focus ring can be eliminated, the whole processed object surface can be processed uniformly, and the mounting device of the processed object which can moreover realize cost reduction with an easy structure can be provided.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is an important section sectional view showing one embodiment of the mounting device of the processed object of this invention.

[Drawing 2] It is a sectional view equivalent to drawing 1 in which an example of the mounting device of the conventional processed object is shown.

[Description of Notations]

10 A mounting device of a processed object

11 Wafer chuck (mounting base)

11A Wafer mounting surface

11B Ring shape mounting surface

11C Refrigerant passage (cooler style)

12 Focus ring

14A The 1st dielectric film layer (1st electrostatic adsorption means)

14B The 2nd dielectric film layer (2nd electrostatic adsorption means)

15 DC power supply

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-33376

(P2002-33376A)

(43) 公開日 平成14年1月31日 (2002.1.31)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L	21/68	H 0 1 L 21/68	R 3 C 0 1 6
C 2 3 C	16/458	C 2 3 C 16/458	4 K 0 3 0
H 0 1 L	21/205	H 0 1 L 21/205	5 F 0 0 4
	21/3065	H 0 2 N 13/00	D 5 F 0 3 1
H 0 2 N	13/00	B 2 3 Q 3/15	D 5 F 0 4 5

審査請求 未請求 請求項の数 4 O L (全 5 頁) 最終頁に続く

(21) 出願番号 特願2000-216552 (P2000-216552)

(22) 出願日 平成12年7月17日 (2000.7.17)

(71) 出願人 000219967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(72) 発明者 奥石 公

山梨県韮崎市藤井町北下条2381番地の1

東京エレクトロン山梨株式会社内

(72) 発明者 桧森 慎司

山梨県韮崎市藤井町北下条2381番地の1

東京エレクトロン山梨株式会社内

(74) 代理人 100096910

弁理士 小原 肇

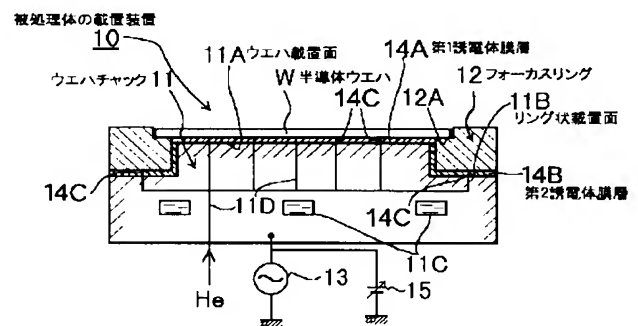
最終頁に続く

(54) 【発明の名称】 被処理体の載置装置

(57) 【要約】

【課題】 フォーカスリング3が単にウエハチャック1上に載置した構造であるため、フォーカスリング3とウエハチャック1間に真空細隙があり、両者間での熱伝達が悪く、半導体ウエハWのようにフォーカスリング3を冷却することができず、フォーカスリング3が半導体ウエハWの温度よりもかなり高くなり、半導体ウエハWの外周縁部のエッチング特性が変化する。

【解決手段】 本発明の半導体ウエハWの載置装置は、半導体ウエハWを載置する冷却機構を内蔵したウエハチャック11と、このウエハチャック11の載置面の外周縁部に配置されたフォーカスリング12とを備えた半導体ウエハWの載置装置において、ウエハチャック11の上面に半導体ウエハW及びフォーカスリングを吸着する第1、第2誘電体膜層14A、14Bを設けたことを特徴とする。



【特許請求の範囲】

【請求項1】 被処理体を載置する冷却機構を内蔵した載置台と、この載置台の載置面の外周縁部に配置されたフォーカスリングとを備えた被処理体の載置装置において、上記被処理体及び上記フォーカスリングを吸着する静電吸着手段を上記載置面に一体的に設けたことを特徴とする被処理体の載置装置。

【請求項2】 被処理体を載置する冷却機構を内蔵した載置台と、この載置台の載置面の外周縁部に配置されたフォーカスリングとを備えた被処理体の載置装置において、上記被処理体及び上記フォーカスリングをそれぞれ異なる静電力で吸着する第1、第2の静電吸着手段を上記載置面に設けたことを特徴とする被処理体の載置装置。

【請求項3】 上記静電吸着手段は、上記載置面を被覆する誘電体膜層と、この誘電体膜層に静電力を付与する電源とを有することを特徴とする請求項1または請求項2に記載の被処理体の載置装置。

【請求項4】 上記誘電体膜層をセラミックにより形成したことを特徴とする請求項3に記載の被処理体の載置装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、被処理体の載置装置に関し、更に詳しくは、例えばプラズマ処理装置に用いられる被処理体の載置装置に関する。

【0002】

【従来の技術】 プラズマ処理装置としては例えばCVD装置、エッチング装置あるいはアッシング装置等が半導体製造装置として広く用いられている。プラズマ処理室内には半導体ウエハ等の被処理体を載置する装置が設置されている。この載置装置は、例えば図2に示すように、半導体ウエハWを載置する載置台（ウエハチャック）1と、このウエハチャック1上面に配置された静電チャック2と、この静電チャック2を開んでウエハチャック1の外周縁部に配置されたフォーカスリング3とを備えている。ウエハチャック1の上面にはガス通路1Aが分散して開口し、また、静電チャック2にはこれらの開口に対応する孔2Aが形成されている。ガス通路1Aにはガス供給源（図示せず）が接続され、このガス供給源から熱伝達媒体（例えばヘリウムガス）を供給するようになっている。また、ウエハチャック1には高周波電源4が接続され、この高周波電源4からウエハチャック1へ高周波電力を印加する。また、静電チャック2は電極板2Bを内蔵するポリイミド樹脂等からなるシート状誘電体として形成されている。電極板2Bには直流電源5が接続され、この直流電源5から直流電圧を印加し、静電チャック2上の半導体ウエハWを静電吸着する。

【0003】 半導体ウエハWにプラズマ処理を施す場合には、処理室内のウエハチャック1上の静電チャック2

に半導体ウエハWを載置した後、処理室を所定の真空度に保持した状態で静電チャック2上に半導体ウエハWを載置、固定した後、高周波電源4からウエハチャック1に高周波電力を印加し、処理室内で対向電極（図示せず）との間でプラズマを発生させる。プラズマはウエハチャック1上のフォーカスリング3を介して半導体ウエハW上に収束し、半導体ウエハWに対し所定のプラズマ処理（例えば、エッチング処理）を施す。エッチングにより半導体ウエハWの温度が高くなるが、冷却機構を用いてウエハチャック1を介して半導体ウエハWを冷却する。この際、静電チャック2の上面からヘリウムガスを半導体ウエハWの裏面に向けて噴出し、静電チャック2と半導体ウエハW間の熱伝達効率を高め半導体ウエハWを効率良く冷却する。

【0004】

【発明が解決しようとする課題】 しかしながら、従来の被処理体の載置装置の場合には、フォーカスリング3が単にウエハチャック1上に載置した構造であるため、フォーカスリング3とウエハチャック1間に真空細隙があり、両者間での熱伝達が悪く、半導体ウエハWのようにフォーカスリング3を冷却することができず、フォーカスリング3が半導体ウエハWの温度よりもかなり高くなり、半導体ウエハWの外周縁部のエッチング特性が変化し、この部分のエッチングが不十分でホール抜け性が悪化したり、エッチングの選択比が低下したりする等の問題が生じている。尚、ホール抜け性とは所定の深さまでエッチングにより確実に掘込むことができる特性を云う。ホール抜け性が悪いと掘込みが足りず、所定深さまでエッチングできない。

【0005】 特に、最近では半導体ウエハWの大口径化、超微細化が飛躍的に進み、しかも一枚の半導体ウエハWの無駄をなくし1個でも多くのデバイスを取る努力がなされているため、半導体ウエハWの外周間際までデバイスを取るようになってきている。そのため、フォーカスリング3の温度上昇はデバイスの歩留りに大きく影響するようになってきた。

【0006】 尚、特開平7-310187号公報や特開平10-303288号公報において、フォーカスリングに相当する部材の温度を調節する手段が提案されているが、これらの公報で提案されている温度調節手段はいずれも構造が複雑で、コストアップの要因になっていた。

【0007】 本発明は、上記課題を解決するためになされたもので、フォーカスリング近傍でのプラズマ処理特性の経時的変化をなくし、被処理体全面を均一に処理することができ、しかも簡単な構造でコスト削減を実現することができる被処理体の載置装置を提供することを目的としている。

【0008】

【課題を解決するための手段】 本発明の請求項1に記載

の被処理体の載置装置は、被処理体を載置する冷却機構を内蔵した載置台と、この載置台の載置面の外周縁部に配置されたフォーカスリングとを備えた被処理体の載置装置において、上記被処理体及び上記フォーカスリングを吸着する静電吸着手段を上記載置面に一体的に設けたことを特徴とするものである。

【0009】また、本発明の請求項2に記載の被処理体の載置装置は、被処理体を載置する冷却機構を内蔵した載置台と、この載置台の載置面の外周縁部に配置されたフォーカスリングとを備えた被処理体の載置装置において、上記被処理体及び上記フォーカスリングをそれぞれ異なる静電力で吸着する第1、第2の静電吸着手段を上記載置面に設けたことを特徴とするものである。

【0010】また、本発明の請求項3に記載の被処理体の載置装置は、請求項1または請求項2に記載の発明において、上記静電吸着手段は、上記載置面を被覆する誘電体膜層と、この誘電体膜層に静電力を付与する電源とを有することを特徴とするものである。

【0011】また、本発明の請求項3に記載の被処理体の載置装置は、請求項3に記載の発明において、上記誘電体膜層をセラミックにより形成したことを特徴とするものである。

【0012】

【発明の実施の形態】以下、図1に示す実施形態に基づいて本発明を説明する。本実施形態の被処理体の載置装置10は、例えば図1に示すように、被処理体（例えば、半導体ウエハ）Wを載置する載置台（ウエハチャック）11と、このウエハチャック11の外周縁部に配置されたフォーカスリング12とを備え、ウエハチャック11には13、56MHzの高周波電源13が接続されている。ウエハチャック11は例えばアルミアルマイトによって形成され、フォーカスリング12は例えばシリコン、窒化シリコン、シリコンカーバイド等のセラミックによって形成されている。

【0013】上記ウエハチャック11の上面はウエハ載置面11Aとして形成され、このウエハ載置面11Aの外周にはフォーカスリング12を載置するリング状載置面11Bが段差を持って形成されている。これらのウエハ載置面11A及びリング状載置面11Bはそれぞれ異なる比抵抗率を有するセラミック等の無機材料やポリイミド樹脂等の耐熱性樹脂等の誘電体からなる第1、第2の誘電体膜層14A、14Bによって被覆されている。第1、第2の誘電体膜層14A、14Bはそれぞれ例えばセラミックの溶射技術によって600μmの厚さで形成される。第1、第2の誘電体膜層14A、14Bは後述のように半導体ウエハW及びフォーカスリング12を静電吸着する静電チャックとして機能する。第1、第2の誘電体膜層14A、14Bは、膜厚が薄いと絶縁耐性が低下し、膜厚が厚いと吸着力が低下するため、吸着目的に応じて適宜の膜厚を選択する。

【0014】而して、膜厚d、誘電率εの誘電体膜層を静電チャックとして用い、その片側から直流電圧Vを印加すると、誘電体膜層の両側に単位面積当たり $Q = \epsilon V / d$ の正負の電荷が蓄積される。この時の電荷がクーロン力となって半導体ウエハWまたはフォーカスリング12が誘電体膜層を介して吸着される。しかしながら、誘電体膜層の比抵抗率が $1 \times 10^{14} \Omega \cdot \text{cm}$ より小さい材料によって形成されている場合には、誘電体膜層に微小電流が流れ、電荷が誘電体膜層の表面に蓄積されるため、見かけ上dが非常に小さくなり、強い吸着力が得られる。これはジョンソンラーベック力を利用した静電チャックとして知られている。直流電圧の印加を停止した後における蓄積電荷の自然放散は、クーロン力の場合に比べてジョンソンラーベック力による場合の方が長時間を要する。

【0015】そこで、本実施形態では第1の誘電体膜層14Aは例えば比抵抗率が $1 \times 10^{14} \Omega \cdot \text{cm}$ より大きい材料（例えば、アルミナに導電性不純物を添加した混合物）によって形成され、クーロン力で半導体ウエハWを吸着するようにしている。半導体ウエハWを吸着する場合には、強い吸着力よりもむしろ電荷の自然放散が速く、半導体ウエハWの着脱を素早くすることが優先されるからである。一方、第2の誘電体膜層14Bは例えば比抵抗率が $1 \times 10^{14} \Omega \cdot \text{cm}$ より小さい材料（例えば、アルミナに導電性不純物を添加した混合物）によって形成され、ジョンソンラーベック力で半導体ウエハWを吸着するようにしている。フォーカスリング12を吸着する場合には、フォーカスリング12は例えば6mm程度の肉厚があるため、電荷の素早い自然放散よりもむしろ強い吸着力が優先されるからである。第1、第2の誘電体膜層14A、14Bは例えば共にアルミナに導電性不純物を添加した混合物によって形成されるが、それぞれの比抵抗率は添加する導電性不純物の添加量によって適宜調整することができる。

【0016】上記フォーカスリング12はリング状載置面11B上に載置される。このフォーカスリング12の内側には段部が形成され、この段部が半導体ウエハWの外周縁部を支持する支持面12Aとして形成されている。従って、フォーカスリング12がリング状載置面11B上に載置されると、フォーカスリング12の支持面12Aとウエハ載置面11Aにおける第1の誘電体膜層14Aの表面がほぼ面一になり、ウエハ載置面11A上に載置された半導体ウエハWの外周縁部をフォーカスリング12の支持面12Aで支持するようになっている。

【0017】而して、上記ウエハチャック11には直流電源15が接続され、この直流電源15からウエハチャック11に例えば2KVの直流電圧を印加すると、第1、第2の誘電体膜層14A、14Bの表面に静電気が帯電して静電チャックとして機能するようになっている。第1の誘電体膜層14Aでは半導体ウエハWをクー

ロン力で吸着し、第2の誘電体膜層14Bではフォーカスリング12をジョンソンラーベック力で吸着する。直流電源15は直流電圧を適宜変更できるようになっている。

【0018】また、上記ウエハチャック11内には冷媒流路11Cが形成され、この冷媒流路11C内を冷却媒体（例えば、エチレングリコール）が通り、ウエハチャック11を介して半導体ウエハWを冷却する。冷媒流路11Cとは別にウエハチャック11内にはバックサイドガスが通るガス流路11Dが形成され、このガス流路11Dはウエハ載置面11A及びリング状載置面11Bで開口し、また、第1、第2の誘電体膜層14A、14Bにはガス流路11Dに対応する孔14Cが形成され、バックサイドガスをウエハ載置面11Aから半導体ウエハWの裏面に向けてヘリウムガスを熱伝達媒体として吹き出すと共にリング状載置面11Bからフォーカスリング12の裏面に向けてヘリウムガスを吹き出し、それぞれの間での熱伝達を円滑にする。

【0019】次に、動作について説明する。直流電源15からウエハチャック11に所定の直流電圧を印加すると、ウエハ載置面11A及びリング状載置面11Bの第1、第2の誘電体膜層14A、14Bに静電気が帯電する。これによりフォーカスリング12はこの部分の第2の誘電体膜層14Bのジョンソンラーベック力でリング状載置面11B上で強く静電吸着される。この状態で処理室内の載置装置10において半導体ウエハWを受け取ると、半導体ウエハWはウエハ載置面11Aの第1の誘電体膜層14Aのクーロン力でウエハ載置面11A上で静電吸着される。ウエハチャック11において半導体ウエハWを受け取った後、処理室を他から遮断して密閉する。次いで、処理室内を所定の真空度に保ち、高周波電源13からウエハチャック11に高周波電力を印加すると共にエッチング用ガスを導入すると、処理室内ではエッチング用ガスのプラズマを発生する。プラズマはウエハチャック11のフォーカスリング12によりウエハチャック11上の半導体ウエハWに収束し、半導体ウエハWの表面に所定にエッチング処理を施す。

【0020】この際、半導体ウエハWはプラズマの攻撃により温度が上昇するが、冷却機構を構成する冷媒流路11Cを流れるエチレングリコールによってウエハチャック11が冷却されているために、ウエハチャック11上の半導体ウエハWは冷却される。しかもバックサイドガスの働きによりウエハ載置面11Aと半導体ウエハW間の熱伝達が円滑に行われ、半導体ウエハWは効率良く冷却され、制御温度以上に上昇することなく一定の温度に維持される。

【0021】一方、ウエハチャック11の外周縁部のフォーカスリング12もウエハ同様にプラズマの攻撃を受け、温度が上昇する。この際、フォーカスリング12は第2の誘電体膜層14Bを介してリング状載置面11B

上に強く静電吸着されて密着し、しかもフォーカスリング12と第2の誘電体膜層14B間にヘリウムガスが介在しているため、フォーカスリング12とリング状載置面11B間の熱伝達を促し、フォーカスリング12も半導体ウエハWと同様に冷却され、半導体ウエハWと略同一のレベルの温度に維持され、両者間で殆ど温度差が生じることがないか、温度差があるとしても極めて僅かである。

【0022】従って、半導体ウエハWの外周縁部はフォーカスリング12の温度による影響を受けることがなく、半導体ウエハW全面で一定のエッチング処理を行うことができ、従来のようにホール抜け性が悪化したり、エッチングの選択比が悪化したりすることがない。

【0023】以上説明したように本実施形態によれば、ウエハチャック11に直流電圧を印加した状態でウエハチャック11のウエハ載置面11Aの第1の誘電体膜層14Aにおいて半導体ウエハWをクーロン力で静電吸着すると共にリング状載置面11Bの第2の誘電体膜層14Bにおいてフォーカスリング12をジョンソンラーベック力で強く静電吸着することができるため、半導体ウエハW及びフォーカスリング12がそれぞれの載置面11A、11Bに確実に密着し、フォーカスリング12を半導体ウエハWと同様に効率良く冷却することができ、フォーカスリング12と半導体ウエハW間で殆ど温度差を生じさせることがなく、半導体ウエハW外周縁部でのエッチング特性の悪化を防止し、半導体ウエハWの外周縁部をその内側と同様に均一にエッチングすることができ、歩留りを高めることができる。また、静電吸着手段は、ウエハチャック11の上面に第1、第2の誘電体膜層14A、14Bと、ウエハチャック11に直流電圧を印加する直流電源15によって構成されているため、静電チャック構造を簡素化することができ、ひいてはコスト削減を実現することができる。また、半導体ウエハW及びフォーカスリング12とそれぞれの載置面11A、11B間に熱伝導性ガスであるヘリウムガスを供給するため、静電吸着手段と相俟ってフォーカスリング12を半導体ウエハWと同様に効率良く冷却することができる。

【0024】尚、本発明は上記実施形態に何等制限されるものではない。例えば、上記実施形態では第1、第2の誘電体膜層14A、14Bを異なる比抵抗率を持つセラミックによって形成したものについて説明したが、誘電体膜層はセラミックに制限されるものではなく、ポリイミド樹脂や四フッ化エチレン樹脂等の耐熱性樹脂によって形成したものであっても良い。第1、第2の誘電体膜層14A、14Bは同一の比抵抗率を有するものであっても良い。また、被処理体は半導体ウエハに制限されるものではなく、LCD用基板等であっても良い。

【0025】

【発明の効果】本発明の請求項1～請求項4に記載の発

明によれば、フォーカスリング近傍でのプラズマ処理特性の経時の変化をなくし、被処理体全面を均一に処理することができる、しかも簡単な構造でコスト削減を実現することができる被処理体の載置装置を提供することができる。

【図面の簡単な説明】

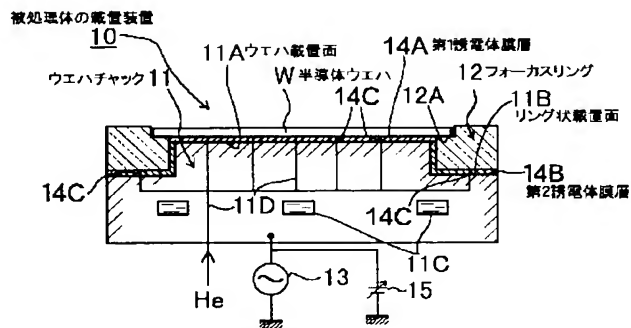
【図1】本発明の被処理体の載置装置の一実施形態を示す要部断面図である。

【図2】従来の被処理体の載置装置の一例を示す図1に相当する断面図である。

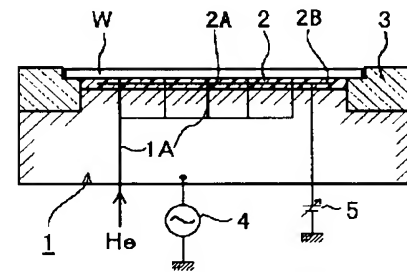
* 【符号の説明】

- 10 被処理体の載置装置
- 11 ウエハチャック（載置台）
- 11A ウエハ載置面
- 11B リング状載置面
- 11C 冷媒流路（冷却機構）
- 12 フォーカスリング
- 14A 第1の誘電体膜層（第1の静電吸着手段）
- 14B 第2の誘電体膜層（第2の静電吸着手段）
- 15 直流電源

【図1】



【図2】



フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

テーマコード（参考）

// B 2 3 Q 3/15

H O I L 21/302

B

F ターム（参考） 3C016 AA01 CE04 GA10
4K030 CA04 CA12 GA02 KA26 KA45
KA46
5F004 AA01 BB22 BB25 BB29 BD01
5F031 CA02 HA16 HA38 HA39 PA11
5F045 AA08 BB01 EJ03 EJ09 EM05
EM09